

Рис. 1. Схема входных цепей

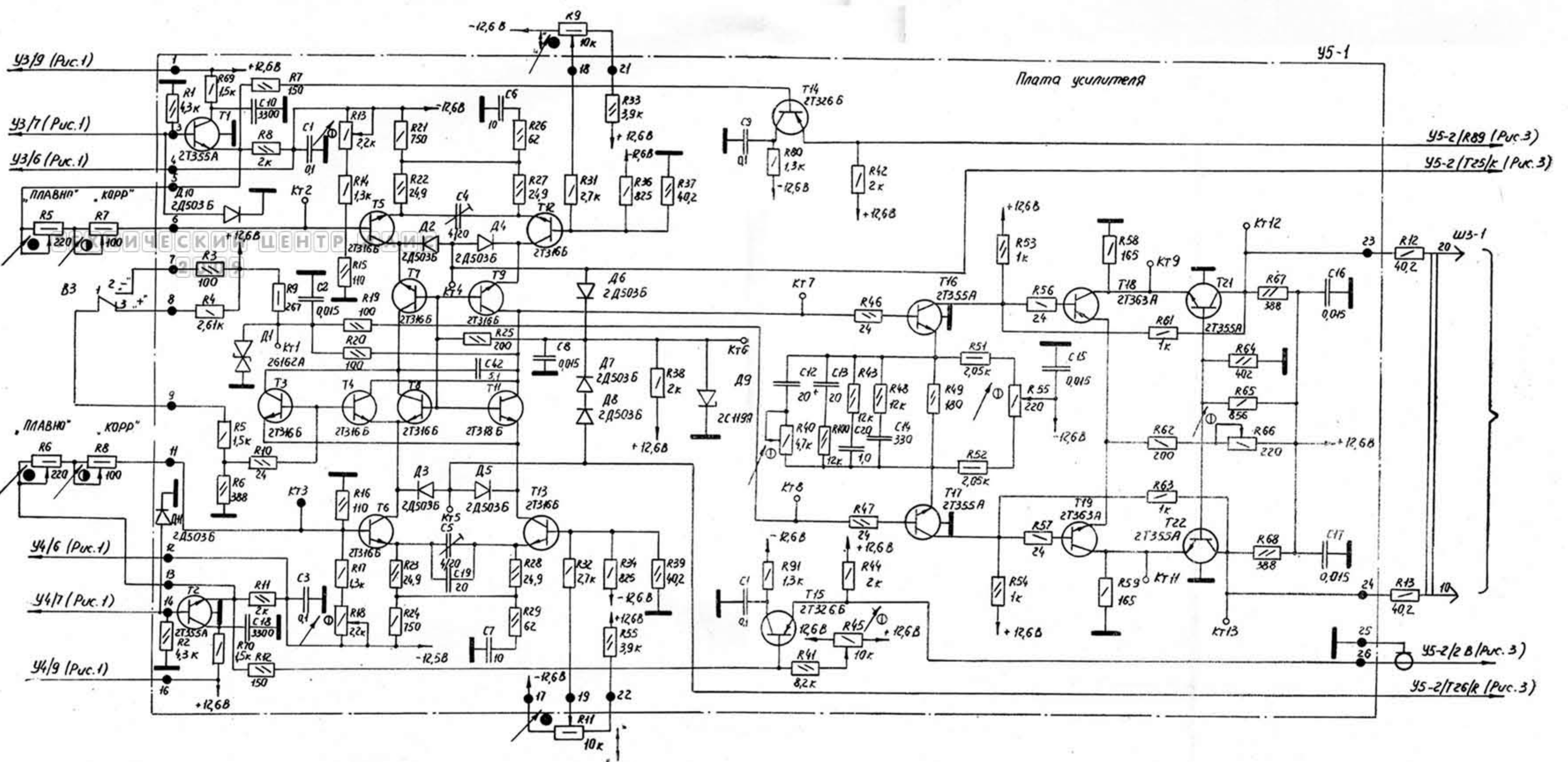


Рис. 2. Схема коммутатора и выодных каскадов

Продолжение приложения 5

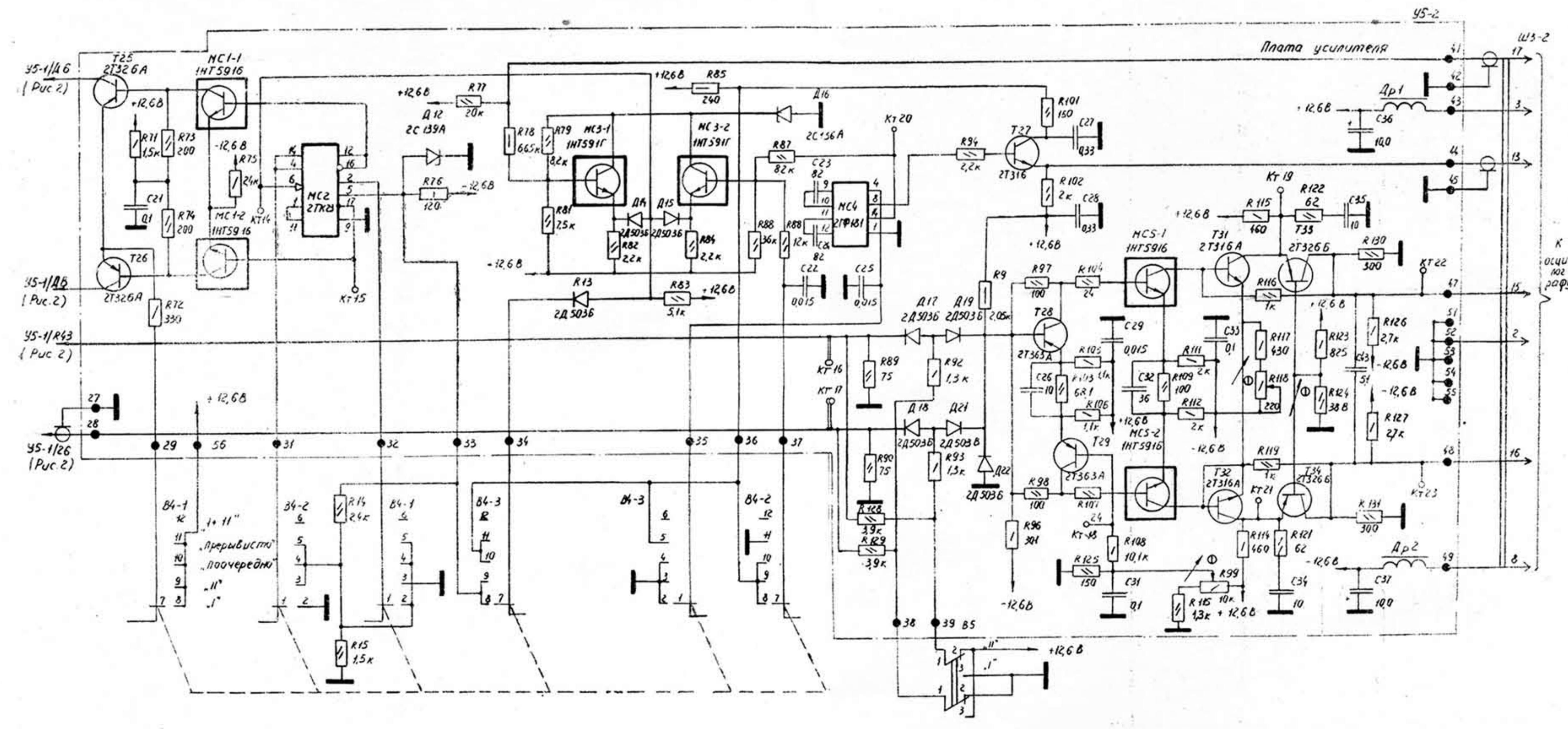


Рис. 3. Схема управления коммутатора и синхронизации